

光電融合が拓く、AIファクトリー

◆AIファクトリーの課題は電力供給の確保と消費電力削減

デジタル化の進展により、画像・動画など膨大なデータが日々生成され、クラウドでの保存・解析を担うデータセンター（DC）の重要性が高まった。さらに生成AIの急速な進歩によって、高性能化・大規模化が加速したDCはAIファクトリーと呼ばれる。AIファクトリーは、製造業におけるファクトリー（工場）が材料を加工して価値を足した製品を生産するのと同様に、膨大なデータを取り込み、学習・分析・推論をして価値を生み出す。そのため、AIファクトリーでは計算量とデータ伝送量が爆発的に増加する。従来はデータ伝送量が増えても半導体の微細化による性能向上で電力増を抑えられた。しかし、2000年代から微細化による性能改善はペースダウンし、消費電力増をカバーできなくなってきた。

世界のDCにおけるトラフィック（データ伝送量）が年率25%で増加する中で、データ伝送量は電力消費を比例的に増やすため、DCの電力確保は喫緊の課題である。世界の過半数のDCを要する米国の大手IT企業は発電所単位の長期電力契約に動いており、たとえばAmazonが2025年6月に原発からの最大1.92GWのカーボンフリー電力購入契約を結ぶなど、安定電源の確保に向けた動きが加速している。

一方、DC内部では、サーバ間は大容量データをやり取りするため高速な光信号で伝送している。図1に示すように、サーバは縦積みされてキャビネットに収納されている。サーバのパネルに光と電気を変換するプラグブル光トランシーバが取り付けられており、サーバ内部では半導体集積回路が電気信号でデータ処理する。近年では、高速通信化・低消費電力化の要求から、サーバ内部にも光の導入が進む。

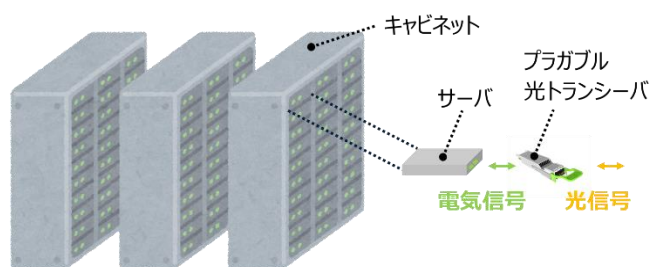


図1 キャビネットとサーバとプラグブル光トランシーバの関係（各種資料よりARC作成）

◆DC内部トラフィックの急増とスイッチのボトルネック化

図2は、世界のDCにおけるトラフィックの推移である。約70%はDC内部で発生

しており、DCとDC外部のユーザ間の約5倍の伝送量である。GoogleなどAI先行企業は、DC内部トラフィックの年率70%超の増加を報告している。図3に示すように、外部からDC内部に入った光信号データはCoreルーターを経てSpine、Leaf、ToR (Top of Rack) スイッチを通して交通整理され、データ処理を行うサーバに届く。スイッチ間リンクはすでに光ファイバで高速化されているため、光化されていない領域はスイッチ装置でデータの交通整理を行うスイッチIC周辺に残る。ここでは依然として電気配線が使われているため、高周波信号の損失が大きく、波形補正のための回路によって消費電力が増える。さらに、AI処理のためにGPUなどを並列化する構成では、サーバ間通信が急増し、複数方向から大量のデータをリアルタイムで処理・振り分ける負荷がスイッチに集中する。こうしたスイッチ周辺の課題を解決する技術として光電融合技術が注目されている。

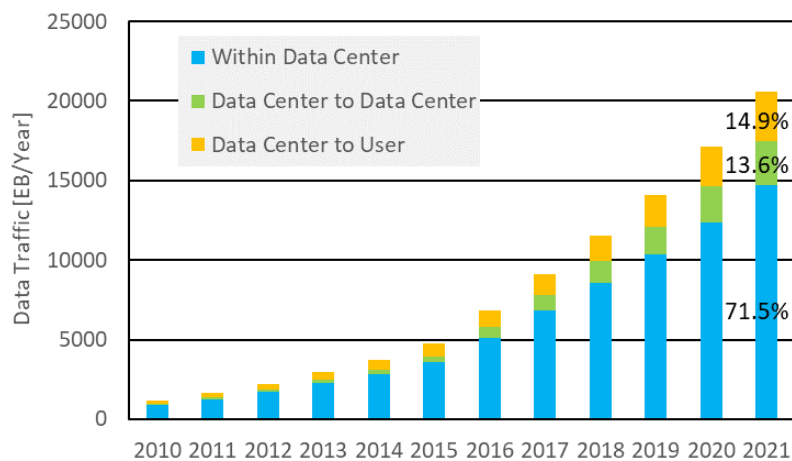


図2 DCにおけるトラフィックの推移 (Cisco global cloud index : Forecast and methodologyよりARC作成)

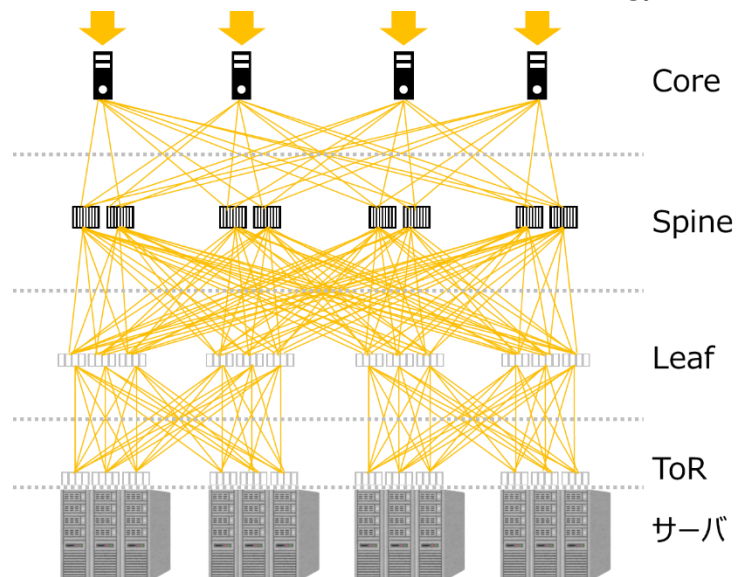


図3 DC内部のスイッチの構造 (各種資料よりARC作成)

◆光電融合技術を具現化したCPOの登場

光電融合技術とは、光技術（光デバイス）と電子技術（半導体デバイス）を一体化・協調動作させる技術である。光電融合の構想自体は1990年代から存在していたが、当時は半導体の微細化による性能向上が容易だったため、コストの高い光電融合は一時的に下火となった。しかし、2025年に入って、光電融合技術を具現化したCPO（Co-Packaged Optics）を実装した量産品が登場し始めている。

CPOでは、「電気配線の距離を出来るだけ短くし、光配線を長くする」すなわち、光電変換機能を半導体デバイスの近くに配置する。半導体デバイスと同じパッケージ基板上に光デバイスを近接実装するので、Co-Packaged（同一パッケージ内）と呼ばれている。従来のスイッチ装置では、装置筐体のパネルに装着したプラグブル光トランシーバとスイッチICが、PCB（Printed Circuit Board）上の数十cmの電気配線で接続されている（図4）。そのため、50～200GHz帯の高周波信号では最大20dB程度の損失が報告されており、伝送速度が高速化する中で、波形劣化が大きな課題となっている。この課題に対し、CPOは、光電変換機能をスイッチICのごく近くに統合し、電気配線長を数mm～数cmに短縮することで、信号損失をほぼゼロに抑える。これにより、従来は必須だった波形補正のための回路を大幅に削減でき、スイッチICと光デバイスの両方で消費電力を低減できる。スイッチ1回転送あたりのエネルギーを最大で半分以下にできる予測もある。

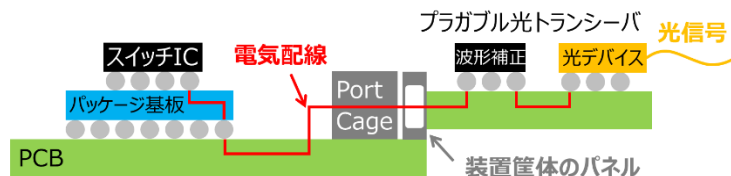


図4 従来のスイッチ装置の構成
（各種資料よりARC作成）

◆BroadcomはCPOスイッチの先駆者として技術展開

ネットワーク通信機器メーカーである米Broadcomは24年、業界初のCPOスイッチ「Bailly」を発表し、少数顧客への納入を開始した。Baillyは、51.2TbpsのスイッチIC「Tomahawk5」の周りに、光電変換を行う8つの光デバイス（6.4Tbps/個）を配置し、同一パッケージ基板上に統合した。光デバイスは、半導体デバイスの後工程のFOWLP（Fan-Out Wafer Level Package）技術を活用して集積した。電気配線が短くなったことで、光デバイス部の消費電力を最大で70%（システム全体で30%）削減することに成功した。次世代製品「Davisson」では光デバイス数を倍増し、102.4Tbpsの伝送帯域を目指す。

◆NVIDIAもCPOを採用したDC向けスイッチ製品を発表

対して、NVIDIAは25年3月、CPO技術を採用したDC向けスイッチ製品「Quantum-X」を発表した。TSMCに製造委託した「Quantum-X」は、スイッチICと18個の光デバイス（1.6Tbps/個）を同一パッケージ基板に搭載し、合計57.6Tbpsの双方向伝送を実現した。また、従来のプラグブル光トランシーバと比較して約3割の電力で同等のデータ伝送を達成できた。なお、AIやDC向けの光電融合技術を手がける米スタートアップ企業であるAyar Labsとの連携により、マイクロリング変調器などのシリコンフォトニクス技術（シリコン半導体の製造技術を用いてシリコンウエハ上に光デバイスを形成する）を実装したことも低消費電力化に貢献した。

◆TSMCは光電融合の製造基盤である「COUPE」技術を開発

TSMCは、光電融合の製造基盤である「COUPE」技術を開発し、25年に内部構造を公開した。COUPEでは、先端半導体製造技術を活用して、光デバイスを3次元集積することで低損失な高周波特性を実現した。また、COUPEでは、EDA（Electronic Design Automation）ツールベンダーによるシミュレーション環境も整備されつつあり、シリコンフォトニクス回路の設計、3次元集積、検証までの設計フローが確立している。TSMCのCOUPEは、高周波特性と光電融合の量産性を両立する製造基盤として、今後のCPO展開を支える中核技術となるだろう。

◆CPO実装の進展に伴う課題は日本の素材企業などにも商機となる

データ伝送量の増加に伴い、スイッチIC周りの光デバイスと光ファイバの数は増えていく。しかし、光ファイバの大きさは物理的に決まっているため、光デバイスと光ファイバを繋ぐ光導波路の形成や、光ファイバと光導波路間のサブミクロン精度の接続が量産時の課題となる。

光導波路では、パッケージ基板に光を伝送するという新たな役割が加わるため、新素材開発が必要になる。AGCはポリマーやガラス素材の導波路、DNPは光導波路付きガラスパッケージ基板の開発を進める。また、接続では、レゾナックがCPO向け光ファイバ用UV硬化接着剤の開発を進めている。 【永田紘基】