

日の丸半導体復活も期待できるナノインプリント

◆NIL技術が省エネで環境賞優秀賞を受賞

2022年5月10日、第49回環境賞（国立環境研究所などが主催）に大日本印刷、キヤノン、キオクシアが共同開発する「NIL（Nano-Imprint Lithography ナノインプリント・リソグラフィ）による超微細半導体の省エネルギー加工技術」が選ばれた。従来のフォトリソ技術と比較して、回路パターン形成工程の短縮と消費電力の大幅な削減への期待ができ、環境負荷軽減にも寄与する製造技術といえる。

◆「はんこ」法で製造コストダウンになり、先端微細パターンが形成できる

現行の半導体回路パターン形成技術は、露光装置を用いてパターンマスクを通した光（ArF（フッ素化アルゴン）エキシマレーザー露光やEUV（極端紫外線）露光など）を、ウエハ上に塗布したレジストに回路パターンを焼き付けるフォトリソ法である。一方、NILは樹脂を塗布したウエハにテンプレートを圧着して回路パターンを形成、いわゆる「はんこ」を押す。

フォトリソ法の露光装置は、回路線幅の微細化に伴い、より波長の短い光源を用いることや、マスクを通過した光をレジスト上に縮小投影するレンズの大型化などから、複雑な構造の露光装置となるため、EUV露光装置は数百億円に及ぶ。

一方、NILは、テンプレート（石英ガラスなど）越しに光（紫外線など）を全面照射し、樹脂を硬化させる（図-1）。以降はエッチング・樹脂層の除去などを経て回路を形成する。NILでは、縮小投影や回路線幅に応じた露光装置（光源）の選択が不要となるため、既存の露光技術と比べてプロセスを単純化でき、製造コストや消費電力の削減につながる。

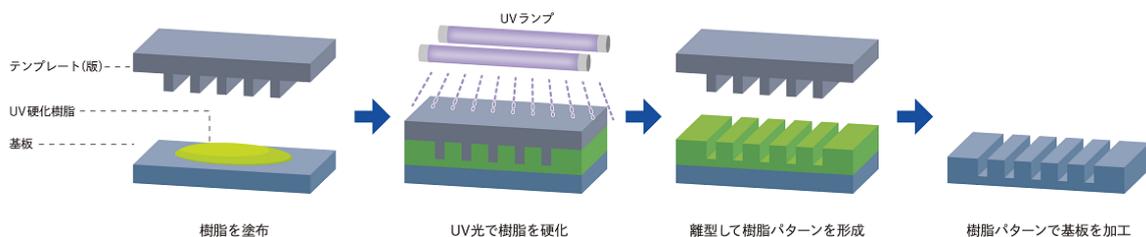


図-1 NILの工程フロー（出典：大日本印刷HP（ニュース））

また、微細化に伴い、半導体製造メーカーにとってEUVのような高額な設備投

資が障壁となっている。一方、NILは、装置構成がシンプルであることから、装置価格が抑えられることと、省電力化も相まって、半導体製造のコストダウンが期待できる。NILでも先端のフォトリソ技術に匹敵する10ナノメートル（nm：ナノは10億分の1）程度の微細回路パターンの形成が可能となりつつある。

	フォトリソ法	NIL法
回路パターン形成装置	高額、構造が複雑	シンプルゆえに安価
露光光源	線幅により選択 (UV, KrF, ArF, EUV)	紫外線
形成可能な線幅（ステージ）	5nm（量産）、3nm（22年下半期量産開始）、2nm（開発中）	15nm（試作）、10nm（開発）
回路形成 （レジスト面への接触）	パターンマスクの縮小投影 （非接触）	テンプレートの等倍圧着 （接触）
コスト（装置、消費電力）	高（+光源、メンテ）	安
適用用途	半導体	半導体に限定せず、凹凸形成するものに可能性有

表 ARCまとめ

省電力化による環境負荷低減は、政府が掲げる「経済と環境の好循環」を実現する「グリーン成長戦略」にも合致する。大日本印刷の試算によれば、パターン形成工程におけるNILによる電力消費は従来技術（EUV）の約10分の1になる。

◆キオクシアで25年量産に向けたプロセスチューニング中

キヤノン製の10nm向け [NIL半導体製造装置「FRA-1200NZ2C」](#)（図-2）は、17年からキオクシア四日市工場

で試作稼働し、15nmまでのNILによる量産技術は確立済み、25年量産開始といわれている。まずは自社のフラッシュメモリーの製造ラインに導入すること

を目指し、将来的には15nm以下の微細な半導体製



図-2 ナノインプリント用製造装置 出典：キヤノンHP

造も視野に入れている。NILの実用化への技術的課題には、少なくとも次のことが挙げられ、NIL普及へのキーポイントとなる。

- ・テンプレートの欠陥に由来する回路パターンの欠損
- ・テンプレートの圧着時のエアボイド、異物の巻き込み
- ・テンプレート剥離時の残渣
- ・生産性（スループット）
- ・位置合わせ（アライメント）精度

現在の日本の半導体メーカーでは40nm以下の微細回路の量産はできていないが、NILが1990年代以降凋落してしまった日本の半導体製造の復活への一手となるのか、そして半導体以外の分野への応用が進んでいくかについても、今後の動向に注目していきたい。

【久保田章裕】