ARCリポート
（ＲＳ－1077）
禁 複 製

ブレイクスルーなるか
次世代パワー半導体

カーボンニュートラルに向けて、省エネ技術開発が急務であり、そのなかでも電力損失を抑える次世代パワー半導体に期待が集まっている。

炭化ケイ素、窒化ガリウム、酸化ガリウムなどの化合物半導体は、材料の特性から高性能が期待できるが、結晶成長プロセスなどの課題からコストが高く、普及に至っていない。

本リポートでは、次世代パワー半導体に関して、背景と現状について調査し、普及に向けての、各材料の製造プロセス開発および周辺素材や技術の改善状況をまとめたものである。

２０２５年 ５月

株式会社 旭リサーチセンター
上席研究員　成田 誠

まとめ

◆2050年カーボンニュートラルに向けて電力需要の増大が見込まれるなか、電力変換で発生する電力損失を抑える次世代パワー半導体の開発が期待されている。従来のシリコン（Si）パワー半導体は構造を工夫することで大電流、高電圧に対応してきたが、技術改善の余地も限界に近づきつつある。 (P.2～5)

◆次世代パワー半導体として、オン抵抗が小さく、高耐圧の特性を持つ炭化ケイ素（SiC）や窒化ガリウム（GaN）、酸化ガリウム（Ga_2O_3）などの化合物半導体が期待されている。従来の Si パワー半導体より大電流、高電圧に対応できるが、高品質なウエハーを安く製造できるプロセス開発が課題とされてきた。 (P.6～9)

◆SiC パワー半導体は、製造工程での欠陥が多く発生し、ウエハー製造や加工でコストがかかっていた。界面の欠陥を低減する手法や、結晶欠陥や積層欠陥を抑制する技術、結晶成長プロセスを AI 技術で最適化するなど、課題解決につながる技術開発が進んでいる。 (P.10～14)

◆GaN パワー半導体は、高品質な GaN 基板を製造するコストが高く、大規模な量産が難しかった。高品質なGaN結晶成長プロセスや、GaN基板の低コスト製造技術、縦型GaNパワーデバイスの低コスト化技術などが開発されている。 (P.15～18)

◆Ga_2O_3 パワー半導体では、構造が安定しているα相とβ相について、結晶成長プロセスやデバイスの開発で進展がみられる。 (P.19～21)

◆次世代パワー半導体の高性能化には、高温や高電圧に耐えられる素材や周辺技術の開発も重要である。封止材やボンディング材・接合材の高温対応素材、硬いインゴットからウエハーを切り出す技術、硬いウエハーを個片化するダイシング技術などが開発されている。 (P.22～27)

目　次

用語・略語 1
1　カーボンニュートラルの実現に向け注目されるパワー半導体..... 2
1．1　パワー半導体は電力変換の機能を持つ.....2
1．2　電力変換で発生する電力損失を抑えられるか.....3
1．3　シリコン（Si）系パワー半導体での電力損失抑制は限界に.....4
2　次世代パワー半導体の物性比較と適用範囲..... 6
2．1　SiC 材料の特徴と課題 7
2．2　GaN 材料の特徴と課題 8
2．3　Ga_2O_3 材料の特徴と課題 9
3　SiC パワー半導体..... 10
3．1　SiO_2／SiC 界面の欠陥を低減する手法..... 10
3．2　SiC の結晶欠陥や積層欠陥を抑制する技術 12
3．3　AI 技術で最適化した新しい SiC 結晶成長プロセス 14
4　GaN パワー半導体..... 15
4．1　高品質な GaN 結晶成長プロセスの開発..... 16
4．2　GaN 基板の低コスト製造技術「SCAAT-LP」 17
4．3　縦型 GaN パワーデバイスの低コスト化技術..... 17
5　Ga_2O_3 パワー半導体 19
5．1　β-Ga_2O_3 単結晶成長プロセスおよびデバイス開発状況 19
5．2　α-Ga_2O_3 単結晶プロセスおよびデバイス開発状況 20
6　次世代パワー半導体の周辺技術や素材開発..... 22
6．1　封止材の高温対応素材開発..... 22
6．2　ボンディング材・接合材の高温対応素材開発..... 23
6．3　硬いインゴットからウエハーを切り出す技術..... 25
6．4　硬いウエハーを個片化するダイシング技術..... 26
おわりに 28
付録　化合物半導体プロセスの研究開発..... 29
参考資料 31

用語・略語

- n 型／p 型：半導体に添加する不純物の種類によって、Ⅲ属元素（B、In）を含有し正（positive）の電荷を持つものを p 型、Ⅴ属元素（P、As）を含有し、負（negative）の電荷を持つものをｎ型という。
- ゲート／ソース／ドレイン：半導体デバイスは、ドレイン（drain）からソース（source）へと流れる電流をゲート（gate）で制御することで、オン（動作）／オフを切り替える。
- ベース／エミッタ／コレクター：BIPOLAR 型半導体デバイスでは、エミッタ（emitter）からコレクター（collector）へと流れる電流をベース（base）で制御する。
- オン抵抗：半導体デバイスがオン（動作）したときの、ソース／ドレイン間の抵抗で、これが高いと電流が流れにくく、電力損失が大きい。
- 耐圧：デバイスが何 V までの電圧に耐えられるか、ということ。一般に半導体層を薄くすると抵抗は下げられるが、耐圧は低下する。シリコンではオン抵抗の低減と耐圧の向上は限界にきており、次世代パワー半導体が求められている。
- 種結晶／バルク結晶：結晶化の初期段階に使われる小さな結晶が種結晶で、種結晶を基に大きく成長させたバルク結晶がデバイスの基板となる。
- 気相成長：気相（ガス状態）から結晶を析出させて成長させることで、「蒸着法」「分子線エピタキシー法」「昇華法」などの物理的方法や、「熱分解」「化学的気相法（CVD 法）」などの化学的方法などがある。
- 液相成長：液相（液体状態）から、温度降下や温度勾配、溶媒の蒸発などにより結晶を析出または全体を結晶化させる方法。水あるいは金属などを溶媒として溶質を析出させて結晶を成長させる「溶液成長法」、多結晶などを融点以上に熱して溶融した状態より温度降下して再び結晶化する「融液成長法」、溶融した無機塩や酸化物を溶媒として溶質自身の融点より低温で成長させる「フラックス法」などがある。
- エピタキシャル層：単結晶の基板の上に、基板結晶と同じ面方位を持った結晶を成長させた薄膜層。

1　カーボンニュートラルの実現に向け注目されるパワー半導体

2050 年カーボンニュートラルに向け、温室効果ガスを発生する化石燃料から太陽光や風力発電などの再生可能エネルギーに転換する取り組みが進んでいる。経済産業省が 2021 年 6 月 18 日に発表した「2050 年カーボンニュートラルに伴う成長戦略」では、電力部門の脱炭素化が大前提となっている。一方、電力部門以外（産業・運輸・業務・家庭部門）では、エネルギー源として化石燃料を燃焼するのではなく、「電化」で対応することとなっている。たとえば、自動車はガソリンを燃焼させて走るのではなく、電気自動車（EV）となる。家庭のエネルギー源も、ガスを燃焼させるのでなく、電化される。

さらに、情報化社会の進展のもと、データセンター（DC）での消費電力が指数関数的に増大している。クラウドサービスの拡大や、生成 AI に用いる大規模基盤モデルの学習など、大量のデータ通信が背景にある。このように、電力需要は必然的に増加する。

電力需要が増加するなか、電力変換機能を担うパワー半導体には、電力変換での電力損失をいかに抑えるかが求められている。

1．1　パワー半導体は電力変換の機能を持つ

パワー半導体は、電力変換に使われる半導体である。電力変換には、①交流を直流に変換する整流（コンバータ）、②交流の周波数変換、③直流を交流に変換するインバータ、④直流の電圧を変換するレギュレータ（昇圧、降圧）、という 4 つの機能がある（図 1）。これらの機能を、コンデンサや抵抗、インダクタンスなどの部品と組み合わせて回路を構成して実現するのが、パワー半導体である。

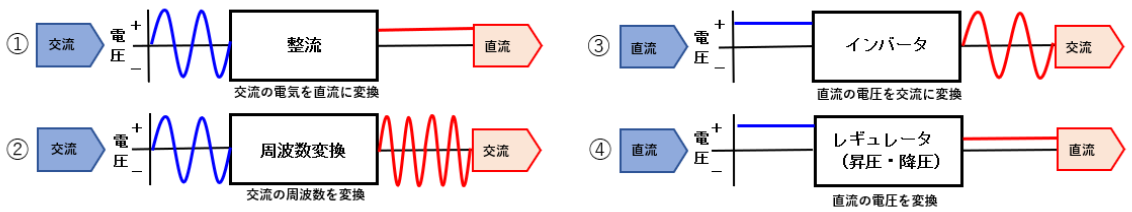


図 1　パワー半導体の機能　　各種資料より ARC 作成

スマートフォン（スマホ）やパソコンなど情報機器が普及するなか、100V 交流を 3～10V の直流に変換する充電器にパワー半導体が使われている。自動車が EV になると、交流の外部電源から直流の車載電池に充電し、車載電池からインバータを使って交流に変換した上で電流の周波数を調整して、モーターの回転速度を制御する。

再生可能エネルギーの利用が拡大するなか、太陽電池や風力発電、燃料電池から供給される直流から交流への変換、周波数の変換、さらに余剰電力の蓄電池への充放電などでも、パワー半導体が重要な役割を果たす。

このほか、家庭では、エアコンのインバータの部分や冷蔵庫のコンプレッサー用モーターの制御などにも、パワー半導体が使われている。産業分野ではロボット、給排水ポンプ、クレーンなどのモーター駆動用の電力変換にも使用されている。

１．２　電力変換で発生する電力損失を抑えられるか

しかし、電力変換の際には、電力損失が発生する。たとえば、スマホの充電器の一般的な変換効率は 85％程度である。20W の充電器は、コンセントから 100V の交流電源を受け取り、17W の直流電力をスマホに供給する。残りの 3W は放熱などの形で電力損失が発生している。スマホを 2 時間充電すると 6Wh の電力損失が発生し、2023 年の国内スマホ出荷台数 3,000 万台をフル充電すると 160MWh の電力損失が発生する。4 人家族の一般家庭の 1 日当たり平均電気使用量 13.1kWh で計算すると、約 14,000 戸分の消費電力量に相当する。逆に、充電器の変換効率を 5％引き上げて 90％にできれば、約 4,600 戸分の電力が節約できることになる。

EV の充電において、一般的な CHAdeMO の 90kW 充電器の電力損失は 10％とされ、30 分の充電で発生する電力損失は 4.5kWh になる。これは 4 人家族一般家庭の消費電力量 8 時間分に相当する。

さらに、データセンター（DC）では、電力の 5～6 割が ICT 装置（サーバーやスイッチなど）内部の CPU、GPU、メモリー、ハードディスクなどで消費され、2～3 割はそれらの冷却設備で消費され、残る 2～3 割が電力損失とされる。電力損失の過半はサーバーなどの ICT 装置内部の配線と電圧変換で発生する。

電圧変換での損失は、交流電源の無停電電源ユニット（UPS）から、サーバー内の電源ユニット（PSU）で直流 12V や 48V に変換する際や、PSU から CPU や GPU、メモリー、ハードディスク、ファンなどのコンポーネントが必要とする電圧に変換する際に発生する。配線損失は、配線ケーブルに電流が流れる際に、電流の 2 乗に比例して発生する。よって、電流量を抑えることで、電力損失を削減することができる。

電力変換時に電力損失を抑え、配電時には電流量を抑える（＝電圧を上げる）ことが、パワー半導体の性能として求められる。

１．３ シリコン（Si）系パワー半導体での電力損失抑制は限界に

これまでパワー半導体は、シリコン（Si）系がほとんどを占めていた。Si パワー半導体は、高品質なウエハーが低価格で入手でき、加工しやすいことから、電力変換システムを含め広く採用されてきた。しかし、Si デバイスは電流が流れる際の「オン抵抗」が大きく、電力損失が発生する。また、大きなジュール熱が発生（発熱）するが、Si 半導体の動作上限温度は 150℃のため、放熱や冷却のための装置が必要となり、電力変換システムの構成が大型化し、大重量となっていた。

Si 系パワー半導体は、パワーMOSFET、BIPOLAR、IGBT の 3 種類の構造がある。高速動作や大電流、高耐圧などの要望に対し、構造を工夫することで高性能化と高信頼性を実現し、それぞれの特徴に応じて使い分けられてきた（図 2）。

パワーMOSFET（Power Metal-Oxide-Semiconductor Field-Effect Transistor）は、比較的大きな電力を扱えるデバイスである。入力インピーダンスが高く、電圧制御で消費電力が小さく、スイッチング速度が速いという特徴を持つ。スイッチング電源や DC-DC コンバータ、モーター速度制御などで広く使われている。しかし、高電圧領域（300～400V）では、オン抵抗が高くなるという欠点を持っている。

BIPOLAR は、電圧が高くなってもオン抵抗は低い。電流増幅動作ができ、印加した電流よりも大きな電流を流すことができる。耐熱温度は高い。交流回路で動作した際の入力抵抗（入力インピーダンス）が低いことから電流は流れやすいが、電流制御で消費電力が大きく、スイッチング速度は遅いという特徴を持つ。交流電流を直流電流に変換す

る整流回路や信号増幅回路、発振回路などに使用されている。

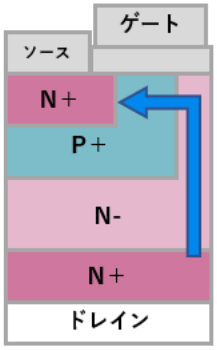
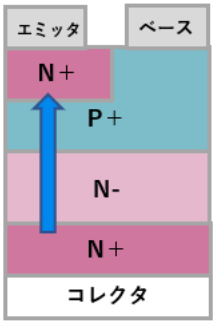
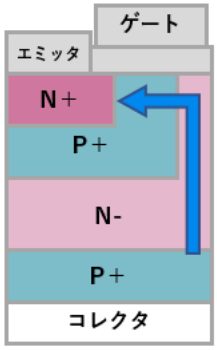
	MOSFET	BIPOLAR	IGBT
基本構造			
制御	ゲート電圧	ベース電流	ゲート電圧
許容電流	小	中	大
スイッチング	速	遅	中
オン抵抗	高	中	低
用途	スイッチング電源 DC-DCコンバータ モーター速度制御 インバータ	整流回路 信号増幅回路 発振回路 温度センサ	産業用モーター 鉄道駆動システム 再生可能エネルギー 電気自動車など

図 2　Si 系パワー半導体の基本構造と特徴　　各種資料より ARC 作成

IGBT（Insulated Gate Bipolar Transistor）は、入力部が MOSFET 構造、出力部が BIPOLAR 構造の複合デバイスである。入力インピーダンスが高く、消費電力も小さく、大電流に増幅できる。高電圧領域（300～400V）でも、オン抵抗は低く抑えることができる。スイッチング速度は MOSFET には及ばないが、BIPOLAR より速いという特徴を持つ。産業用モーターや鉄道駆動システム、再生可能エネルギーの電力変換装置、EV のモーター駆動回路など幅広い用途で利用されている。

Si パワー半導体は構造を工夫することで性能を高めてきたが、構造の工夫や技術改善の余地も限界に近づきつつある。そこで、オン抵抗が小さく、高耐圧の特性を持つ炭化ケイ素（SiC）や窒化ガリウム（GaN）、酸化ガリウム（Ga_2O_3）などの化合物半導体が、次世代パワー半導体材料として期待されている。

2 次世代パワー半導体の物性比較と適用範囲

次世代パワー半導体として期待される炭化ケイ素（SiC）や窒化ガリウム（GaN）、酸化ガリウム（Ga_2O_3）の物性を Si と比較すると、表 1 のように整理できる。

「バンドギャップ」は Si の 3 倍以上あり、「臨界電界強度」も高く、高耐圧デバイスを実現できる。高い電圧で動作させることで、電流を下げ、発熱を抑制できる。バンドギャップが広いと、電子のエネルギー遷移がしづらく、外部のエネルギー源からの影響を受けにくく、高エネルギー粒子や放射線に対する耐性が高い。

「電子飽和速度」が高く、電流を流す速度が 2 倍以上あり、Si より高速のデバイスを実現できる。「最大動作温度」も高く、Si の動作範囲を超える 150℃以上の高温条件下でも安定性を保ちつつ性能を発揮でき、高温環境でのアプリケーション動作に適している。

パワーMOSFET を作った際の電力効率を Si に対する相対値で表した「Baliga のパワーデバイス利得係数」は、SiC が 500、GaN は 930 とより高効率である。

表1　パワーデバイス用半導体材料の物性値・特性値比較　　各種資料よりARC作成

物性	Si	4H-SiC	GaN	α-Ga_2O_3	β-Ga_2O_3
バンドギャップ Eg(eV)	1.1	3.3	3.4	5.3	4.5～4.9
臨界電界強度 Ec (MV/cm)	0.3	2.8	3.3	10	8
電子移動度 μ_e(cm^2/Vs)	1350.0	1000.0	2000.0	300.0	300.0
電子飽和速度 v(10^7cm/s)	1	2.2	2.7	1.8～2.0	1.8～2.0
熱伝導度 k(W/cm・K)	1.5	4.9	2.0	0.1～0.3	0.1～0.3
Baligaのパワーデバイス利得係数	1.0	500.0	930.0	6726.0	3444.0
最大動作温度 Tmax(℃)	150	760	800	n/a	800
オン抵抗の理論限界 ron（mΩ・cm^2）1000V、T=300K	200	0.35	0.15	n/a	0.03
修正モース硬度 (MH)	7	13	13	n/a	7

バンドギャップ：価電子帯と伝導帯の間の、電子が移動できない隙間

臨界電界強度（絶縁破壊電界強度）：物質に電界をかけたときに、物質が壊れる寸前の電界値

電子移動度：半導体中でどれだけ電流が流れやすいかを示す値

電子飽和速度：半導体中のキャリアが、それ以上速度を上げられなくなるときの速度

熱伝導度：半導体内部を熱がどれだけ伝わるかを示す値

Baligaのパワーデバイス利得係数：$\varepsilon \mu_e Ec^3$のSiとの比（ε：誘電率、μ_e：電子の移動度、Ec：臨界電界強度）

最大動作温度：デバイス動作の上限温度

オン抵抗の理論限界：半導体材料の耐圧とオン抵抗の関係（理論値）

修正モース硬度：鉱物の硬度を示す指標

SiC や GaN、Ga_2O_3 などの化合物半導体である次世代パワー半導体は、高速デバイス開発が期待されており、EV 充電器や 5G 基地局、スマホの充電器など、小型で高性能な製品が期待される（図 3）。Si から化合物半導体に置き換えるためには、高品質なウエハーを安く製造するプロセス開発や、封止材や接合材など高温対応の材料開発が必要となってくる。

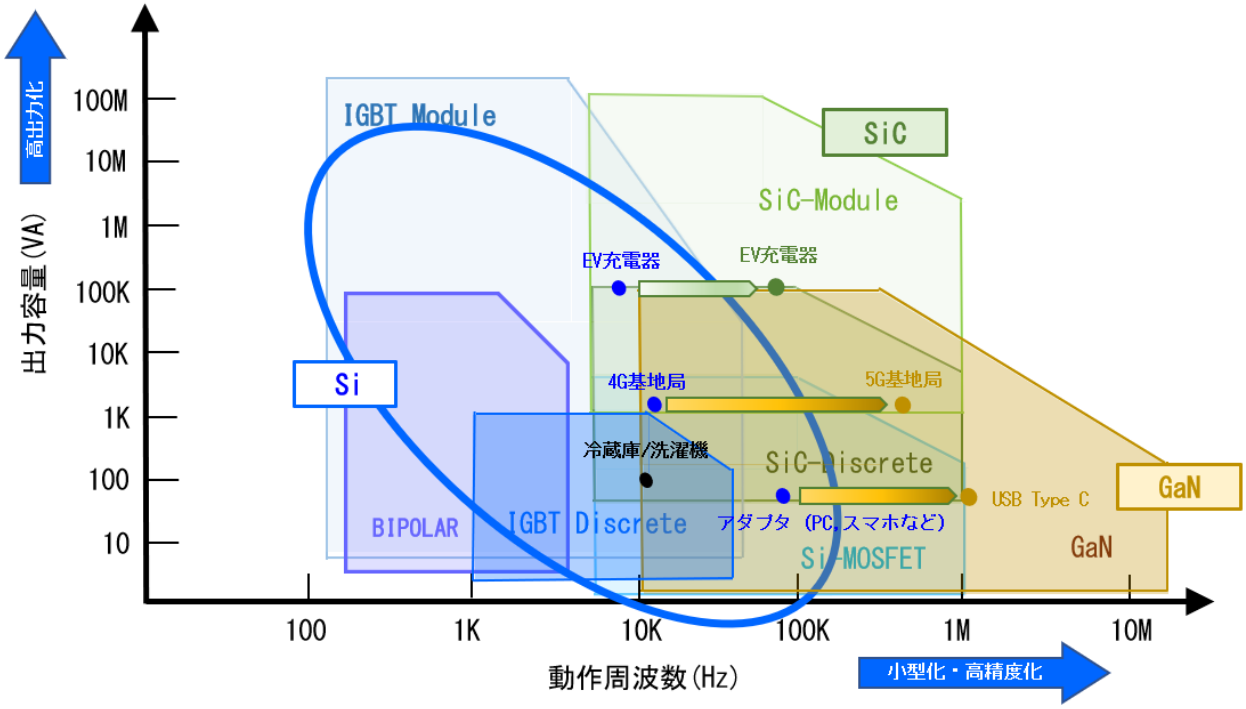


図 3　パワー半導体の適用範囲　　各種資料より ARC 作成

2．1　SiC 材料の特徴と課題

SiC は「バンドギャップ」が Si の 3 倍、「臨界電界強度」が約 10 倍高く、数千 V の高耐圧パワーデバイスを製造できる。「臨界電界強度」が高いと、高い電圧がかかった際にデバイスの破壊を防止するドリフト層を、高い不純物濃度の薄い膜厚で実現できる。高耐圧パワーデバイスの「オン抵抗」は、ほとんどがドリフト層の抵抗なので、SiC の単位面積当たりのオン抵抗は Si の約 300 分の 1 以下にできる。高耐圧で低オン抵抗のデバイスができると、同じ電流量を流した場合、熱の発生が少なくなる。「バンドギャップ」が広く、「熱伝導度」が高いことから、発生した熱を外に排出することがで

き、Si より高温環境においての動作も可能になる（最大 760℃）。SiC デバイスは、放熱や冷却などの簡素化により、小型化、軽量化が実現できる。「電子飽和速度」も高く、高速のアプリケーションにも対応できる。

Si と比較して、高耐圧、低オン抵抗、低消費電力、高速の特徴を持つ SiC は、高耐圧が求められる鉄道車両のインバータや、EV のインバータ、車載充電器、DC-DC コンバータ、太陽光発電のパワーコンディショナー、高周波数通信機器などに適用される。

ただ、製造方法は非常に制御が難しいプロセスで、生産性は低く、製造コストが高くなってしまう。また、結晶内に欠陥が発生しやすく、収率が悪く、動作時の故障など品質問題を引き起こしがちである。結晶欠陥が少ないプロセスの開発が課題であった。

さらに物性上の欠点として、硬度がダイヤモンド並みであることから、ウエハー加工に時間がかかる。ウエハーの製造と加工に課題があり、Si デバイスと比較するとコスト高となる（表 2）。

表2　パワーデバイス用半導体材料の硬さ　　各種資料よりARC作成

半導体材料	修正モース硬度（MH）	硬度説明
Si	7	ナイフで傷をつけることができない硬さ
SiC	13	トパーズやクオーツに傷をつけることができる硬さ
GaN	13	トパーズやクオーツに傷をつけることができる硬さ
α-Ga_2O_3	7	ナイフで傷をつけることができない硬さ
β-Ga_2O_3	7	ナイフで傷をつけることができない硬さ

２．２　GaN 材料の特徴と課題

GaN は「バンドギャップ」が Si の約 3 倍、「臨界電界強度」が 11 倍高い。SiC と同様、数千 V の高耐圧でオン抵抗の低いパワーデバイスを製造でき、発熱も少なく、デバイスの小型化、軽量化が可能である。また、「バンドギャップ」が広く、「熱伝導度」が高いことから、Si より高温環境においての動作も可能になる（最大 800℃）。

SiC と異なるのは、デバイスの動作速度に関連する「電子移動度」や「電子飽和速度」である。GaN の電子移動度は、SiC の 1,000cm^2/Vs に対し、2,000cm^2/Vs と 2 倍高く、高速なスイッチング動作が可能である。また、電子飽和速度は Si の 2.7 倍、SiC の約 1.2 倍で、GaN は動作周波数の高いデバイスに向いている。

SiC と比較して高速性能が優れ、高速アプリケーション領域に適している。5G などの高速通信機器やデータセンターの電源デバイス、EV 用インバータ、スマホやパソコンなどの AC アダプターなど高周波性能が求められる領域での活用が期待されている。

GaN の課題は、低欠陥かつ低コストのウエハーがないことで、パワー半導体デバイスを開発する際のネックとなっていた。ウエハー製造プロセスで欠陥が生じやすく、高品質ウエハーを製造するプロセスの開発が待たれていた。また、物性上の欠点としては、SiC と同様に硬度が高く、ウエハー加工に時間がかかる面でも課題があった。

２．３　Ga_2O_3 材料の特徴と課題

Ga_2O_3 は「バンドギャップ」が Si の約 5 倍で、SiC や GaN をも凌駕する。「臨界電界強度」も Si の 27 倍で、高電圧に対する「絶縁破壊強度」は最も高い。「オン抵抗」が SiC や GaN より 1 桁低く、発熱を大幅に抑えることができる。これらの特性を活かすことで、低消費電力で小型、軽量のデバイスが実現できる。「Baliga のパワーデバイス利得係数」も、SiC が 500、GaN は 930 であるところ、α-Ga_2O_3 は 6726、β-Ga_2O_3 は 3444 と桁違いに高効率である。さらに、SiC や GaN と比べ、結晶成長プロセスが容易で、ウエハーの低コスト化が期待できる。

しかし、Ga_2O_3 の「熱伝導度」は Si、SiC、GaN と比較して 1 桁低い。電流を流した時に発生する熱が逃げにくく、動作中に熱による破壊リスクがある。熱をどのように排出するかが課題となる。また「電子移動度」が低く、半導体として p 型デバイスの実現が難しいことも課題である。

これらの課題を克服して、高電圧、大電流に対応するデバイスを安価で提供できるようになると、高電圧を扱う再生可能エネルギー用設備や EV 用の高速充電器、EV 用インバータ、通信機器、高速データ処理装置などの利用が期待できる。

次章以降で、各材料について、デバイス製造する上での課題と最近の技術開発動向を説明する。

3 SiC パワー半導体

パワーデバイス製品を製造する工程は、単結晶を成長させる工程と、デバイス構造を製造する工程に分かれる。

SiC の単結晶を成長させる工程では、昇華法という気相成長の製造方法を用いる。昇華法は、SiC 個体材料を 2,000℃以上に加熱・昇華させ、不活性ガス中を通して、低温部に設置された種結晶の上に再結晶させる、非常に制御が難しいプロセスである。結晶の成長速度は1時間に0.1～3.0㎜と遅く、生産性が低いため、製造コストは高くなる。製造プロセス中に温度勾配があるため、結晶内にひずみが発生し、それが基底面転位などの欠陥に繋がる。

結晶成長後、スライス、研磨、洗浄などのプロセスを経て、ウエハーの基板として用いられる。SiC パワーデバイスは、SiC ウエハー基板上にエピタキシャル層（エピ層）を積み重ねたデバイス構造となっている（図 4）。SiC デバイス構造を製造する工程では、酸化膜（SiO_2）を熱酸化で生成していた。この熱酸化により、SiC 基板と SiO_2 との境界に発生する欠陥は、Si 基板の場合に比べ約 100 倍多く発生する。その欠陥に電子が捕獲されて動けなくなる状態（チャネル移動度の低下）が生じて、オン抵抗を高くしていた。

図 4　SiC デバイス構造

各種資料より ARC 作成

各工程で発生する欠陥が多いため、収率は低く、デバイス 1 個当たりの価格が高くなっていた。さらに、SiC は硬度がダイヤモンド並みで、ウエハー加工にも時間がかかる。ウエハー製造とウエハー加工時の課題のため、コスト高になってしまう。

こうしたなか、最近、各工程における課題の要因分析が進み、低コストで欠陥が少ない高品質なプロセスの研究開発が進みつつある。

3．1　SiO_2／SiC 界面の欠陥を低減する手法

SiC デバイス構造を製造するプロセスでは、SiC と SiO_2 の接合界面に多数欠陥が存在

することが最大の課題となっている。

京都大学大学院工学研究科・木本恒暢教授と東京工業大学・松下雄一郎特任准教授らは、欠陥の発生原因についてスーパーコンピュータ「京」などを用いた第一原理計算を行った。SiO_2および界面の 3 つの領域に存在しうる 114 通りの C の形態の安定性を調べた結果、界面に C-C 結合を持つ特殊な構造の欠陥が必ず現れることから、残留炭素を発生しない新たな SiO_2 形成法を考案した（図 5）。

① SiO_2 を形成する前に、SiC ウエハー表面に残っている残留炭素や欠陥を水素エッチングで除去する。

② 熱酸化をせず、SiC ウエハー上に、CVD（化学気相成長）によって表面に SiO_2 を堆積させ、良質の SiO_2 を形成する。

③ 窒素ガスで界面を窒化する。

新たな SiO_2 形成法によって、SiC と SiO_2 の接合界面における欠陥は 1 桁低減した（図 6）。SiC-MOSFET 構造デバイスは、オン抵抗が数分の 1 に下がり、チャネル移動度が 6～7 倍向上した。特殊な装置や高価な原材料は必要とせず、従来プロセスで必要な有毒ガス（NO）を使わずに済むのも利点である。

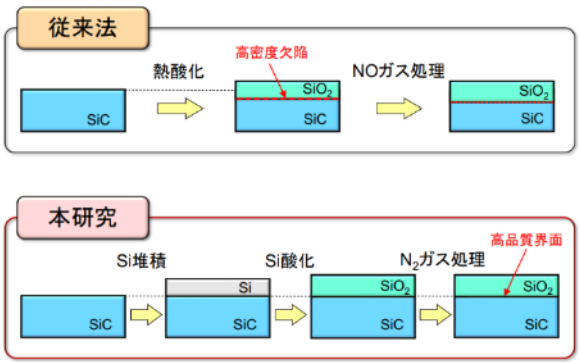


図 5　SiO_2／SiC 構造を形成する方法の模式図

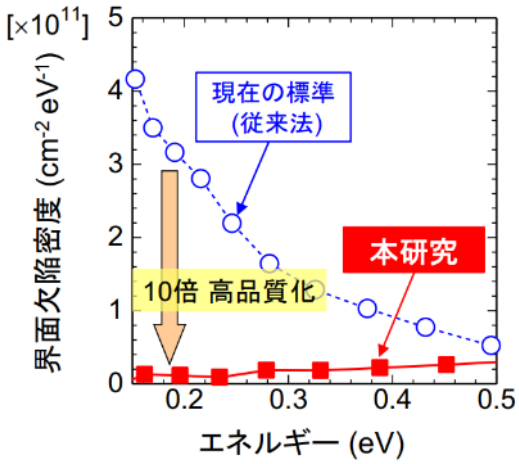


図 6　SiO_2／SiC 界面欠陥の実験データ

出典：京都大学　リサーチニュース（参考資料７）

３．２　SiC の結晶欠陥や積層欠陥を抑制する技術

SiC の単結晶生成プロセスでは、温度傾斜や温度ばらつきにより基底面転位（Basal Plane Dislocation：BPD）などの結晶欠陥が発生する。また、SiC 結晶からウエハーとしてスライスして、研削や研磨をする SiC デバイス構造製造プロセスでも、「加工ひずみ層」などの欠陥が発生する。従来、機械研磨と CMP（化学機械研磨）で基板表面を平たん化させた後、エピ層を成長させると、研磨時に加工ひずみ層の欠陥が形成されたほか、エピ層が成長する際に「積層欠陥」が発生していた。積層欠陥とは、基板内に存在する BPD が部分転移に分かれて、エピ層内部に拡張したものである。これら BPD などの結晶欠陥や加工ひずみ層の欠陥、積層欠陥などが、SiC デバイスの動作不良、動作時の故障の原因となる。歩留まりが向上せず、SiC デバイスが高価になっていた。

関西学院大学と豊田通商は、SiC ウエハーの BPD と加工ひずみ層の欠陥を無害化するプロセス技術「Dynamic AGE-ing®」を共同開発した。2021 年 3 月に 6 インチウエハーで

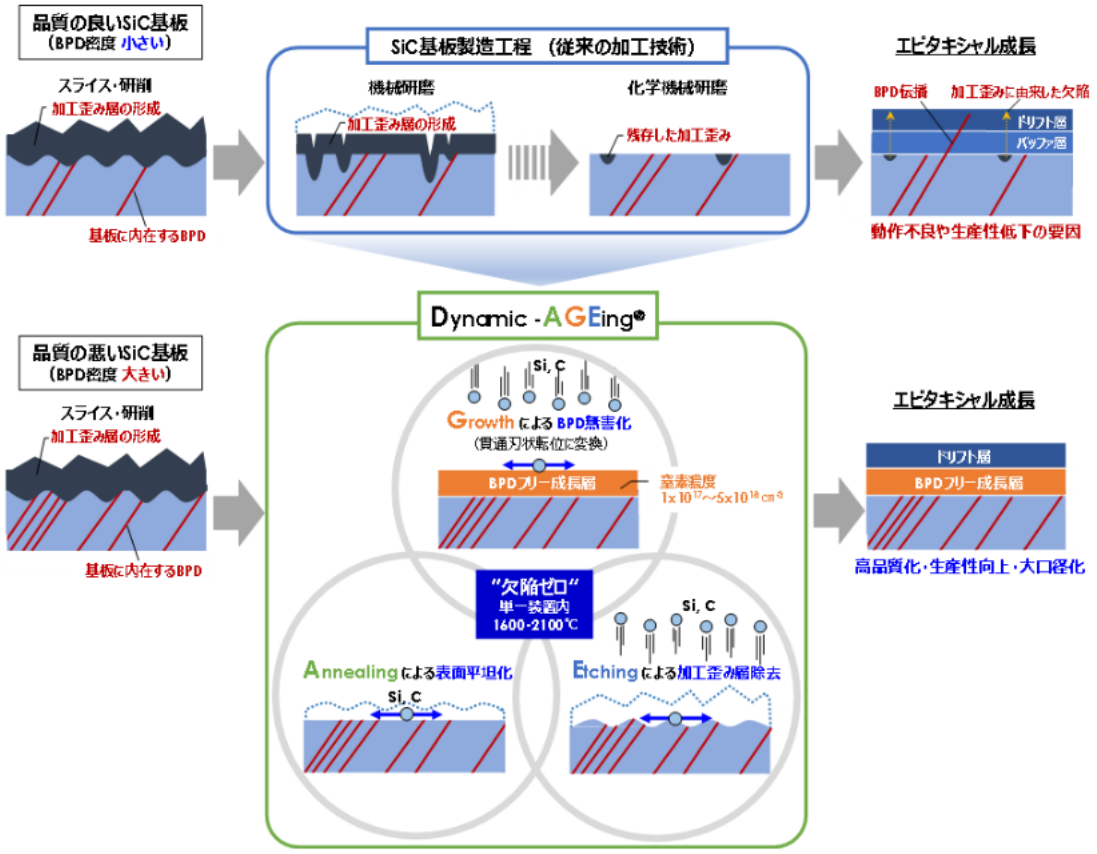


図 7　「Dynamic AGE-ing®」の技術概要

出典：豊田通商　プレスルーム（参考資料 8）

の性能検証を完了させた新技術「Dynamic AGE-ing®」は、熱エッチングと結晶成長を統合した非接触型のナノ制御プロセスである（図 7）。

「Dynamic AGE-ing®」は、①表面平たん化を行うアニーリング、②加工ひずみ層欠陥を除去するエッチング、③濃度 1×10^{17}～5×10^{18}cm^{-3} の窒素添加による SiC 層の積層、という 3 つのプロセスにより、表面から BPD を無害化した SiC ウエハーを作成する。SiC 単結晶成長プロセスで発生し、表面に届いている BPD については、超高温下の気相環境に置いて、デバイス動作不良の原因とならない別の欠陥に変換し、無害化した。さらに、超高温下で表面の原子配列を自律的に整え、加工ひずみ層の欠陥も除去した。市販の 6 インチ SiC ウエハーに「Dynamic AGE-ing®」を適用したところ、1cm^2 当たり数千個の密度で存在する BPD が 1 個以下に減少した（図 8）。

メーカー	サイズ（インチ）	BPD密度:個/cm²	
		DA前	DA後
A社	6	5.347	0.006
B社	6	4.959	0.000
C社	4	>7,000	0.015
D社	4	1.102	0.000

DA前：X線トポグラフィ、DA後：フォトルミネッセンス（レーザーテック製 SICA-88）にて測定

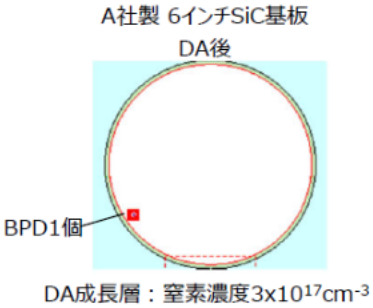


図 8　「Dynamic AGE-ing®」での BPD 無害化例

出典：豊田通商　プレスルーム（参考資料 8）

一方、名古屋工業大学と名古屋大学、住重アテックスの研究チームは 2022 年 9 月、積層欠陥の抑制に成功した。SiC でダイオードを構成した場合、大電流を流すと「積層欠陥」が、エピ層の電気抵抗を増大させていた。BPD の基板とエピ層の界面にイオン加

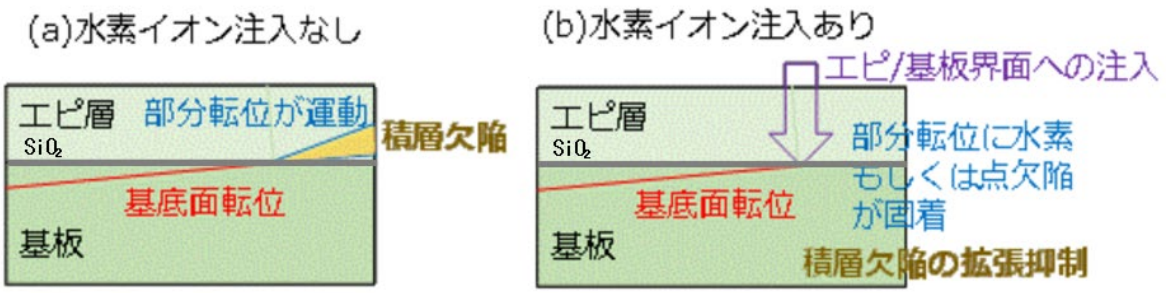


図 9　SiC ウエハー断面構造の模式図

出典：住友重機械工業　お知らせ（参考資料 9）

速を用いて水素イオンを注入することで、点欠陥として固着させる。部分転位がエピ層に侵入する運動を止めることで、積層欠陥の拡張を抑制したものである（図 9）。

３．３　AI 技術で最適化した新しい SiC 結晶成長プロセス

一般的な SiC 結晶成長プロセスは昇華法で、高温を高精度に管理する必要があり難しいプロセスである。結晶成長速度が 1 時間に 0.1～3.0 ㎜と遅く、生産性が低く、製造コストは高くなる。さらにプロセス中に温度勾配があり、結晶内にひずみが多数発生し、それが BPD などの欠陥に繋がる。

これらの課題解決のため、結晶成長プロセス自体を変更する取り組みが、名古屋大学・宇治原徹教授が 2013 年に開発した溶液成長法で、Si と C を溶解させて種結晶から成長させるものである（図 10）。

図 10　SiC 結晶成長法

出典：UJ-Crystal（参考資料 10）

結晶中に温度勾配が少ないため、基底面転位などの欠陥が少なく、大口径化が容易である。また、Si 同様、引き上げ成長であるため、成長スピードを速くすることができ、長尺化が可能である。

溶液成長法による SiC 結晶成長プロセスでは、数多くの製造プロセスに関連するパラメータを同時に制御する必要があり、人手で最適な制御は難しかった。今回、AI が機械学習によって製造プロセスの各種パラメータを最適化することで、溶液成長法での SiC 結晶成長プロセスを実現させた。AI の機械学習によって得られた実験条件でシミュレーションを行うことで、実験中の炉内の状態を可視化し、最適な成長条件を探索できた。2023 年には、溶液成長法で 8 インチ SiC 結晶成長を実現している。

4　GaN パワー半導体

GaN の単結晶成長プロセスは、気相エピタキシャル（HVPE）法が一般的である。GaN の種結晶は数インチレベルのものが安価に入手できず、サファイアや Si、SiC など安価な材料の大口径基板を用い、気体原料を加熱し、基板上で反応させて、GaN 結晶を成長させる。ところが、サファイアや Si などと GaN では格子定数（結晶内での原子間の距離）や熱膨張係数が異なり、原子間距離のミスマッチを帳尻合わせするための欠陥が界面で生じる。また、高温化で結晶成長した後、常温に下がると熱膨張係数の違いから成長後の結晶が歪んでしまう。さらに、そのまま GaN 基板として切り出すと、結晶の方向のばらつきが少ない領域が狭くなり、GaN 基板は非常に高価になる（図 11）。

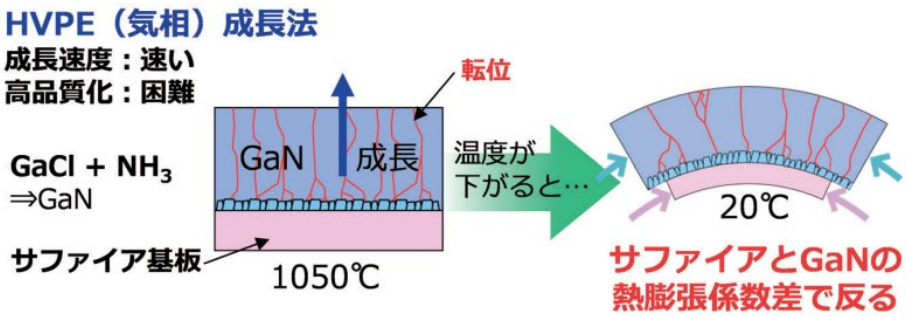


図 11　これまでの GaN 結晶成長プロセスの課題

出典：大阪大学、パナソニック、豊田合成　先端技術大賞特別賞論文（参考資料 12）

GaN のパワーデバイス構造は、良質で安価な GaN 基板がないため、サファイアや Si、SiC 基板などの上に GaN を結晶成長させる「横型」と、GaN 基板をそのまま使用する「縦型」に分かれる（図 12）。

横型構造では、電子が素子表面を流れ、高速なデバイスになるが、大電流は流せない。また、層が薄いため、650V 超の高い電圧に耐えられない。単結晶成長の過程で欠陥が発生するため、オン抵抗

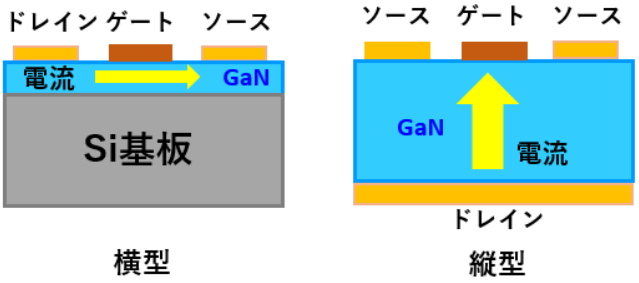


図 12　GaN デバイス構造

各種資料より ARC 作成

が高くなる。一方、縦型構造では高電圧、大電流が可能だが、GaN ウエハーサイズが 2～4 インチ程度と小口径で高価となる。

4．1　高品質な GaN 結晶成長プロセスの開発

GaN 結晶成長プロセスの気相エピタキシャル（HVPE）法で発生する欠陥の問題を解決したのが、2010 年に名古屋大学・天野浩教授と大阪大学・森勇介教授によって開発された「ポイントシード法」である。

あらかじめ大きなサファイア基板上に GaN の微小種結晶（低品質でも構わない）を分散配置し、Na フラックス（液相）法を用い種結晶から GaN 結晶を成長させる。Na フラックス法は、Ga-Na 混合融液に高圧（40 気圧程度）の窒素を溶解させ、GaN 単結晶が成長する液相成長法である。気相成長法に比べ、横方向への成長が大きく、種結晶から成長した GaN 結晶同士が合体して 1 つの大きな結晶になる。温度を下げると、元の種結晶とサファイア基板の熱膨張係数の違いから、自然に剥離する。結果、GaN 結晶中にひずみや欠陥が発生せず、大口径の GaN 結晶を得ることができる（図 13）。

この方法に改良を加え、結晶欠陥の密度が 2 桁低く、口径 6 インチ（150mm）と大口径の高品質 GaN 単結晶基板ができるようになっている。

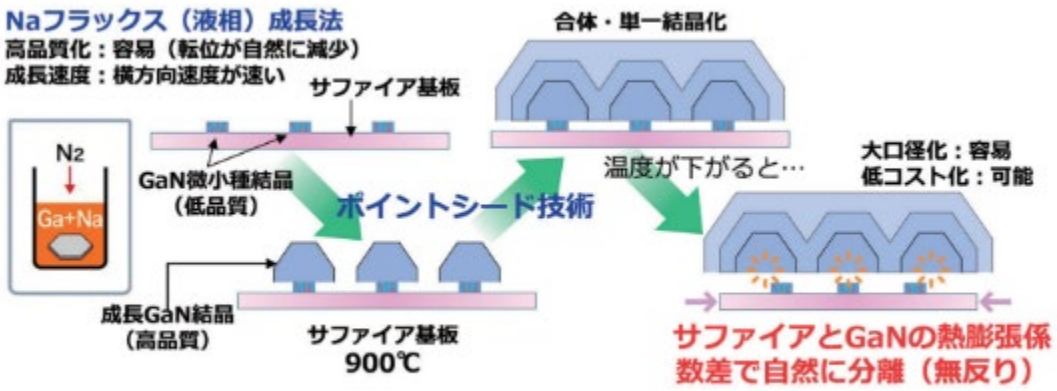


図.13　ポイントシード法の模式図

出典：大阪大学、パナソニック、豊田合成　先端技術大賞特別賞論文（参考資料 12）

４．２　GaN 基板の低コスト製造技術「SCAAT-LP」

日本製鋼所と三菱ケミカルは GaN 結晶成長プロセスとして、低圧酸性アモノサーマル法（Low-pressure acidic ammonothermal method：LPAAT 法）を開発した。

LPAAT 法はソルボサーマル法に分類される結晶成長法で、高温高圧オートクレーブ（圧力容器）を用いる。鉱化剤に NH_4F を採用し、成長時の圧力が三菱ケミカル独自の液相成長法（Super Critical Acidic Ammonia Technology：SCAAT）と比べて半分の約 100MPa で GaN 結晶を成長させることができる。また、GaN 結晶成長環境が平衡状態に近いために、結晶成長時に熱ひずみが発生せず、高い結晶性が得られる。さらに、格子方位の平たん性などの結晶学的品質について元の種結晶の品質を引き継ぐことが分かり、高品質な種結晶を使用することで、高い結晶性を保ったまま結晶の大型化が可能であることを確認した。

欠陥の少ない高品質な GaN 結晶を低コストで製造できるこの技術は、三菱ケミカルによって「SCAAT™-LP」として商標化されている。

４．３　縦型 GaN パワーデバイスの低コスト化技術

OKI と信越化学は 2023 年 9 月 5 日、縦型 GaN パワーデバイスを低コストで実現できる新技術を共同開発したと発表した。

信越化学は、GaN 単結晶成長プロセスとして、QST 基板上で GaN 単結晶を成長させる技術を開発した。QST 基板は、熱膨張係数（Coeffifient of Thermal Expansion：CTE）が GaN に近い多結晶 ALN（窒化アルミニウム）を多く含む「CTE matched Core」が中心にあり、その周囲を複数層の無機膜で構成されるエンジニア層でコーティングしたもので、サファイアや Si 基板で発生する反りやクラックを少なくする。信越化学は張り合わせプロセスなどに改良を加え、8 インチ以上のウエハーでも高品質な厚膜の GaN 結晶成長を可能とした。

OKI は、GaN デバイス構造を製造するプロセスに必要な「CFB（Crystal Film Bonding）技術」を開発した。CFB 技術は、QST 基板上に成長した GaN 機能層を剥離し、金属電極を介して異種材料の放熱性の高い導電性基板へ接合するもので、高放熱と縦型導電の両

立が可能となる（図 14）。

図 14　新技術の概要

出典：OKI プレスリリース（参考資料 13）

これらの技術により、縦型導電が可能な GaN デバイス構造の形成とウエハーの大口径化を同時に実現できる。2 インチの GaN 基板と比較すると、6 インチ QST 基板で結晶成長させた GaN ウエハーは約 10 倍のデバイスが製造でき、コストは約 10 分の 1 に低減できる。

OKI の CFB 技術は、6 インチ GaN 層の厚み 7μm まで対応実績があり、8 インチや高耐圧に必要な 20μm の厚み対応は今後の開発課題である。

5 Ga_2O_3パワー半導体

Ga_2O_3の結晶構造は、α、β、γ、δ、εの 5 種類が確認されており、いわゆる結晶多型である。最も安定な構造はβ型であり、そのほかは準安定構造に相当する。そのため、現在までの Ga_2O_3 結晶成長、物性に関する研究の多くは、β-Ga_2O_3 に関するものである。Ga_2O_3 は、高品質な単結晶を比較的容易に製造できるので、安価なウエハー供給の可能性がある。特にβ-Ga_2O_3 は常圧で融点を持ち、バルク結晶の融液からの成長が可能である。また、α相では、ミスト状の原材料の添加濃度を広い範囲で制御したエピタキシャル成長技術が確立されている。

デバイス構造を製造する工程では、Ga_2O_3は「電子移動度」が低く、半導体としてp型半導体の実現が難しく、デバイス設計上の課題となっている。他の材料では、p 型半導体が、電極への電界集中緩和やリーク電流抑制などの機能を果たしている。

5．1 β-Ga_2O_3単結晶成長プロセスおよびデバイス開発状況

β型酸化ガリウム（β-Ga_2O_3）は一般に、EFG（Edge-defined Film-fed Growth）法による単結晶製造技術を用いて、100mm 基板が製造される。EFG 法は、種結晶と結晶方位の揃った界面で成長させながらゆっくり引き上げる「引き上げ法」の 1 つで、結晶の成長速度が速い。しかし、低酸素分圧雰囲気下で結晶成長を行うと、高温中で Ga_2O_3 融液の分解反応が起こり、安定した結晶成長が難しくなる。直線状の欠陥が入る場合があり、結晶の大型化や高品質化の阻害要因となっていた。

ノベルクリスタルテクノロジー、信州大学、産業技術総合研究所らは 2023 年 12 月 25 日、EFG 法に代えて垂直ブリッジマン（VB）法で、6 インチβ-Ga_2O_3 単結晶を製造した（図 15）。VB 法は「融液成長法」で、原料をるつぼに格納し、原料を溶融させた後、るつぼを引き下げて凝固させる。るつぼと同じ形の円筒形の結晶を得ることが可能で、基板加工時の不要な部分が少なくなる。また、結晶の異方性に起因する成長面の制約を受けにくい。

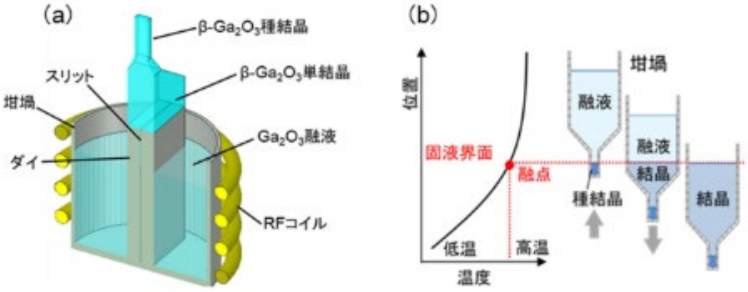


図 15 (a)EFG 法の概要 (b)VB 法の概要

出典:ノベルクリスタルテクノロジー　報道発表（参考資料 16）

β-Ga_2O_3 では、p 型デバイス実現に、p 型酸化ニッケル（NiO）や p 型酸化銅（Cu_2O）など異種半導体とのヘテロ接合デバイスの研究開発が進められている。また、技術的に未確立な p 型導電層の代わりに、Mg をイオン注入してガードリングとするデバイス構造についても研究開発されている。

5．2　α-Ga_2O_3 単結晶プロセスおよびデバイス開発状況

コランダム構造酸化ガリウム（α-Ga_2O_3）では、京都大学発ベンチャーの FLOSFIA が独自の成膜技術「ミストドライ®法」を開発している。ミスト状態の原材料（反応溶液）を投入、加熱すると、ミストが徐々に気化し、ガス状態で薄膜を原子層レベルで積層していく（図 16）。β-Ga_2O_3 とは異なる結晶構造を持ち、サファイア基板上に成膜して製造できる。サファイア基板は SiC ウエハーの 10 分の 1 以下の価格で入手可能で、α-Ga_2O_3 の基板を長時間かけて製造する必要がなくなる。

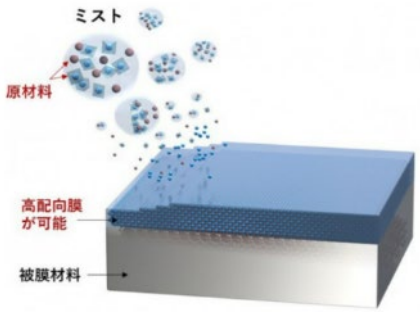


図 16 ミストドライ®法

出典：FLOSFIA（参考資料 17）

ミストドライ®法では、従来のミスト CVD 法の適用領域にとどまらず、半導体単結晶の高品質化（MIST EPITAXY®法）、金属膜（ミストドライ®めっき法）や有機膜の重合（ミストドライ®重合）などを実現しており、適用範囲は広い。ナノメートルオーダーからミクロンオーダー程度までの結晶性膜を、大気圧プロセスで成膜可能である。

α-Ga_2O_3 のデバイス開発は、SiC ダイオードでも用いられている JBS（Junction

Barrier Schottky）構造（半導体表面の n 型半導体層に p 型半導体層を埋め込んだ構造）で、酸化イリジウムガリウム（α-$(IrGa)_2O_3$）薄膜を p 型半導体層として埋め込み成長させ、ジャンクションバリア効果によるリーク電流抑制の実証に成功している。ジャンクションバリア効果とは、n 型半導体と p 型半導体を接合すると、それぞれのエネルギーバンドが繋がる際に、電子にとって乗り越えるべきエネルギーの壁ができる。これがジャンクションバリアで、この効果を使って、リーク電流など流れてほしくない電流を止めることができる。

また、FLOSFIA と三洋化成の共同開発により、超小型、薄型のパワーモジュールにも基板埋め込みできるマイクロ温度ヒューズの開発にも成功している。過電流などによる発熱は、半導体の故障原因の 1 つで、高い信頼性を確保するために過熱保護は重要な機能である。今回開発したのは、高信頼性が求められる自動車などの用途で、特定の回路に故障が発生しても全体の機能を維持できるように、ヒューズが働いてバックアップに切り替えるフェイルオペレーション機能用である。本ヒューズは 300℃以上の高温で作動し、基板に部品をはんだ付けするリフロー実装の温度にも対応可能である。

6 次世代パワー半導体の周辺技術や素材開発

次世代パワー半導体の基板材料以外に、チップやモジュールとして構成する上で重要な周辺技術や素材でも開発が進められている。

Si 半導体の場合、接合温度（Tj）が 175℃を超えると破壊する可能性があり、実動作は 120～150℃を上限として設計する。封止材やボンディング材、接合材などの半導体材料は、これら上限温度を考慮して素材開発が行われてきた（図 17）。

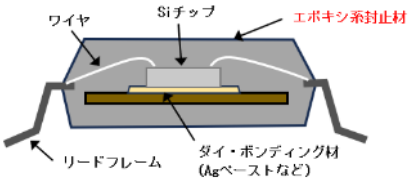


図 17 Si チップモールド

各種資料より ARC 作成

次世代パワー半導体、特に SiC 半導体は、高温、高耐圧、放射線に強い特長を持っており、200℃以上での動作が可能である。化合物半導体の特長を活かしたデバイスを開発するには、周辺素材の開発も重要になってくる。

6．1 封止材の高温対応素材開発

半導体封止材の種類は用途や性能によってさまざまで、樹脂封止材としてはエポキシ系、ポリウレタン系、シリコーン系などが開発されている。

エポキシ樹脂の場合は、エポキシ樹脂をベースに硬化剤や離型材、難燃材、着色材およびシリカが配合されている。熱を加えると硬くなる熱硬化性樹脂で、電気絶縁性が高く、機械的強度にも優れ、寸法安定性も高い。耐水性、耐薬品性、耐熱性に優れているが、一方で、紫外線に弱く、硬くて脆く耐寒性が弱いといった弱点もある。

ポリウレタン樹脂は、エポキシ樹脂に比べ柔軟で、耐寒性がある。耐水性、耐衝撃性、絶縁性なども優れている。封止材として使用するには、耐熱性、耐粘性を強化する素材を混ぜて使用する。

シリコーン樹脂は、エポキシ樹脂に比べ光透過性が高く、劣化が遅い。耐熱性に優れ、紫外線やオゾンに強い素材である。LED の封止などに用いられる。

住友ベークライトは 2024 年 5 月に、ガラス転移温度（Tg）240℃対応のエポキシ封止材料を開発したと発表している。エポキシ樹脂の Tg は、一般的に約 100℃から 200℃程

度で、次世代 SiC パワーモジュール向けには高耐熱性が求められる。エポキシ樹脂の Tg を高めるため、架橋密度をより高くし、195℃まで Tg を向上させた。加えて、樹脂の主鎖骨格を剛直化し、2 つの手法を組み合わせることで、240℃に達する Tg を実現した（図 18）。

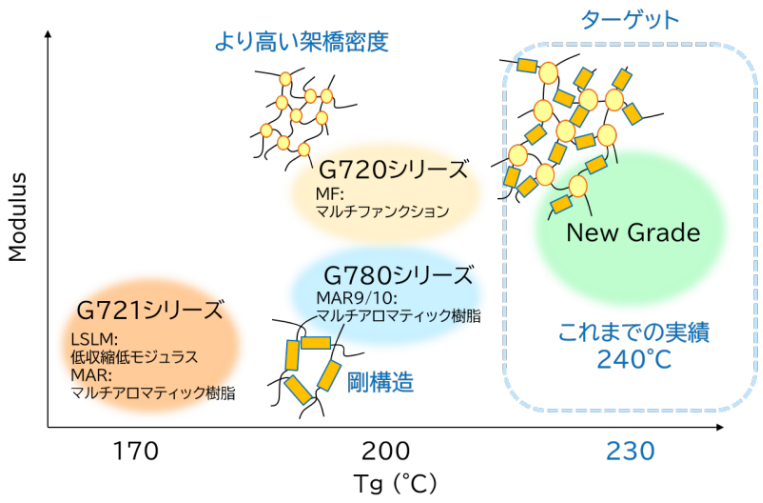


図 18 高 Tg 封止材開発状況

出典：住友ベークライト　トピックス（参考資料 20）

さらに、独自の樹脂配合やフィラーの組み合わせによって、エポキシ封止材料とした。エポキシ樹脂と反応する硬化剤の種類を最適化することで、硬化後に物性として硬くなったり脆くなったりする現象を回避でき、パワーモジュールの組み立てプロセス中に不具合が生じない応力緩和性能を有することも確認できた。

6．2 ボンディング材・接合材の高温対応素材開発

次世代パワー半導体は、大電流化・高密度化に伴い高温環境下で駆動するため、これまで以上の耐熱性や放熱性が要求される。半導体チップをパッケージのリードフレームに接着するためのダイボンド材や半導体デバイスを、基板や他の半導体チップなどに固定したり、電気的に接続したりする接合材料を含めた構成部材にも、高耐熱、高放熱かつ高信頼性が要求される。

従来、接合材料として「鉛フリーはんだ」が使われている。鉛フリーはんだは、錫：96.5%、銀：3.0%、銅：0.5%の成分で構成されたものが主流で、融点は約 217℃である。

焼結型銀ナノ接合材は、優れた接合強度（40MPa 以上）、高温耐熱性（400℃以上）、低電気抵抗（3μΩ・cm）、高熱伝導率（300W/m・k 以上）などの物理特性で、高放熱性や高信頼性を有する（表 3）。

表 3　焼結型銀ナノ接合材の接合層特性　　出典：artience（参考資料 21）

	開発品	はんだ（鉛フリー）	測定方法
接合強度	＞40MPa	32MPa	ダイシェアメーターにて測定
ヒートサイクル	＞1000cyc	ー	-40℃30分↔150℃30分
高温耐熱性	＞400℃	220℃(融点)	ー
電気抵抗	3μΩ・cm	13μΩ・cm	2端子測定法
熱伝導率	300W/m・k	65W/m・k	レーザーフラッシュ法

サンプル構成：5mm□チップ　/接合層/基材

銀ナノ粒子は nm サイズの微粒子にした銀粒子で、ナノ粒子化したことで、銀の融点 962℃から融点降下を起こし、230～300℃の温度で焼結する。無加圧なので、チップ下やヒートシンクとの接合以外にも、形状が複雑で加圧が難しい部分にも適用できる（図 19）。

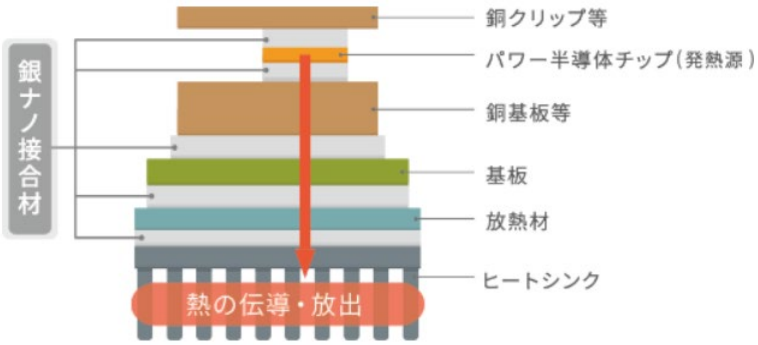


図 19　パワー半導体パッケージ断面図

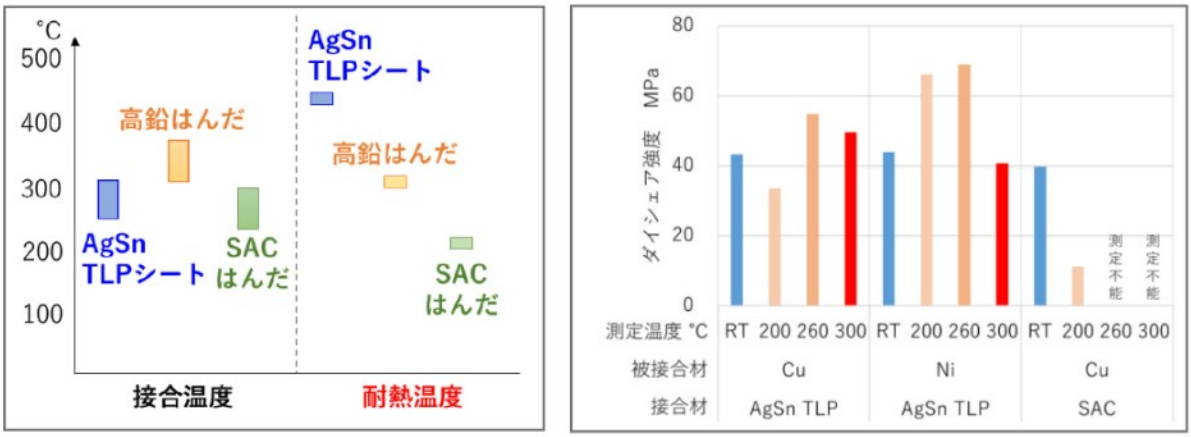
出典:artience（参考資料 21）

ダイボンド材として焼結銀を使用すると、これまで以上の高温環境で動作させるため問題が発生する場合がある。焼結銀の主成分である銀が柔らかく変形しやすいことから、応力歪による疲労が溜まりやすい傾向にある。半導体チップや絶縁基板、接合材料の熱膨張係数の差により、オン／オフを繰り返すたびにダイボンドの部位に疲労が蓄積され、柔らかい焼結銀の場合、金属破壊に陥る恐れがある。

この課題を解決する材料として、レゾナックや三井金属は、銀に比べて硬く、熱膨張係数の小さい銅を用いた焼結銅を開発している。焼結銅は焼結銀よりも熱歪量が少なく、弾性変形範囲に熱歪が収まり、疲労破壊が起こりにくいため、高い信頼性が期待できる。

また、田中貴金属はダイボンド材として、銀（Ag）とすず（Sn）を圧縮成形した独自開発のシート状接合部材「AgSn TLP シート」を開発した。AgSn TLP シートは、250℃で液相拡散接合（Transient Liquid Phase Diffusion Bonding：TLP 接合）ができ、接合後に Ag と Sn が Ag_3Sn となることで、耐熱温度が 480℃まで上がる。接合強度は最大 50MPa を維持し、3,000 サイクルのヒートサイクル試験も通過している（図 20）。

最大 20 ㎜までの半導体チップ接合に対応しており、接合時の圧力が 3.3MPa と低圧であることから、半導体製造における歩留まり向上が期待できる。



(a) 接合温度と耐熱温度　　(b) ダイシェア強度

図 20 AgSn TLP シートの特性

出典：田中貴金属工業　プレスリリース（参考資料 22）

6．3 硬いインゴットからウエハーを切り出す技術

SiC や GaN のウエハー製造で用いられるダイヤモンドワイヤソーは、SiC や GaN が硬質な材料であるため加工に時間がかかり、切断部分の素材ロスも多い。SiC や GaN パワーデバイス生産のコスト高の一因でもあった。

ディスコは、レーザでインゴット内部に分離層（KABRA®層）を任意の深さに形成し、これを起点に剥離・ウエハー化する KABRA®プロセスを開発した（図 21）。KABURA プロセスフローは、4 つのプロセスからなる。①インゴット内部にレーザ照射し KABURA®層を形成。②剥離、ウエハー化。③ウエハー指定厚仕上げ研削。④次のレーザ照射のためにインゴット上面を研削。

6 インチ SiC ウエハーの加工時間は 1 枚当たり 3.1 時間から 10 分に大幅短縮され、1

インゴットの処理時間も約 100 時間が 31 時間に短縮された。さらに、ウエハーのうねり発生が抑制され、後工程のラップ研磨が不要となった。

また、切断時の材料ロスも 180μm から 80μm に削減され、1 インゴット当たりのウエハー取れ枚数は 1.4 倍に増加する。

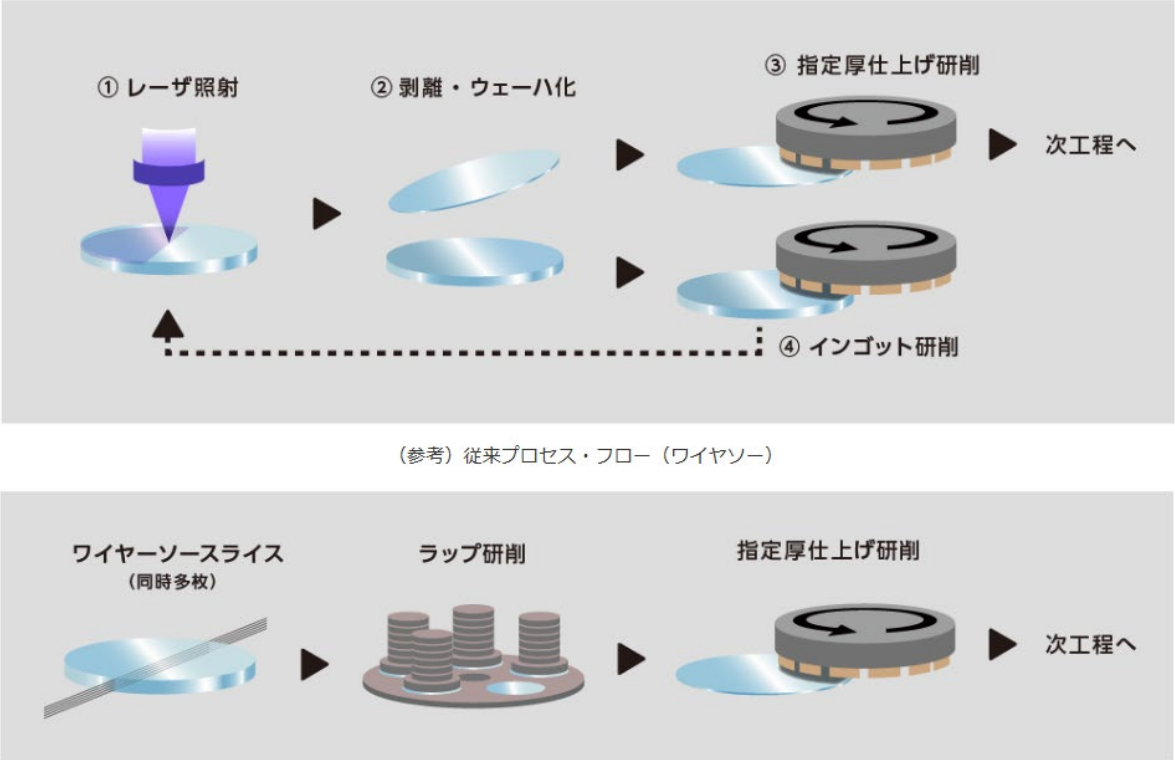


図 21 KABRA プロセスと従来のプロセスの比較

出典：ディスコ　ニュース（参考資料 23）

6．4　硬いウエハーを個片化するダイシング技術

SiC や GaN 基板はダイヤモンド並みに硬く、チップを個片化するのに時間を要する。この長い加工時間も、SiC や GaN パワー半導体のコスト高の一因となっている。

Si ウエハーのダイシング速度は 100～200 ㎜/秒だが、SiC ウエハーでは 3～10 ㎜/秒まで低下する。さらに、水を流しながらカットするウエットプロセスが一般的で、ウエハー1 枚の切断に毎分 6～7L の水を必要とする。一方で、ダイシングの速度を上げると、チップの角や周辺部の割れや欠けなどのチッピングが大きくなる。チッピングが発生してもチップが不良品にならないよう、カーフ幅やストリート幅を広く取ると、1 枚のウエハーからの取れ数は少なくなる。

表 4 ダイシング手法の比較　　各種資料より ARC 作成

名称	ブレードダイシング	アブレーションダイシング	ステルスダイシング
概要	高速回転させたダイシングブレード（切削用砥石）を用いて超純水をかけながら、チップ（個片）に切り分ける加工法	高エネルギーのレーザーを加工対象の表面に集光し、加工対象物を溶融・昇華させ体積除去する加工法	加工対象物に対し透過性となる波長のレーザーを加工対象物の内部に集光し、改質層を形成した後、テープエキスパンドなどで個片化する加工法
冷却水・洗浄水	要	要	不要
チッピング	有	有	無
飛散物	有	有	無
チップ収率	△	△	○
抗折強度	△	△	○
加工速度	△	△	○

ダイシングにおける課題を解決するために、ステルスダイシングなどの手法が考えられている（表 4）。

ステルスダイシングは、加工対象物の内部にレーザを集光させ、改質層を形成し、その後テープエキスパンドによってチップを分割する。ステルスダイシングは、高速に加工ができる。チップの厚みによって必要なレーザパス数は異なるが、1 パス当たり 350 ㎜/秒以上の高速なレーザ送りができる。ブレードダイシングのような洗浄水を必要とせず、チッピングや飛散物なども発生しない。一方で、改質層を形成してチップ分割することから、チップ側面の粗さが大きくなりやすい傾向にある。

おわりに

カーボンニュートラル実現に向けて、データセンターにおける消費電力の増加に対応するためには、プロセッサの電力効率の向上が重要である。さらに、電力損失をいかに削減するかという観点からは、ワイドバンドギャップ半導体の特性を活かし、高電圧で動作させて電流を抑えるシステムの導入が期待される。

Si パワー半導体よりも物性的に優れていて次世代パワー半導体として期待されてきた化合物半導体は、数十年にわたり研究開発が続けられてきた。

ウエハー製造プロセスについては、SiC、GaN、α-Ga_2O_3、β-Ga_2O_3 いずれにおいても、ここ 2～3 年で急速に、低欠陥で高品質、大口径化に向けたウエハー製造プロセスが開発されつつある。しかしながら、Si デバイスを置き換えられるほどの低コスト化には至っておらず、今後もプロセス改善が必要である。

また、次世代パワー半導体の特徴である低オン抵抗、大電流、高耐圧、耐熱性を活かすため、接合材や放熱材といった周辺素材の高性能化も不可欠である。これまで Si では不要だった 150℃を超える高温環境に対応する材料開発が進むことで、より小型で大電流に対応可能なデバイスの実現が期待される。

さらに、SiC や GaN は高キャリア移動度を持ち、高速スイッチング回路に適しているが、その反面、急峻な立ち上がり、立ち下がりによってスイッチングノイズが発生しやすい。スイッチングノイズは自身の回路の誤動作や他の電子機器に障害を引き起こす可能性があるため、ノイズを抑える回路設計を検討する必要がある。

2023 年 12 月 8 日、ロームと東芝デバイス＆ストレージはパワー半導体の製造連携について、国から支援を受けると発表した。SiC パワー半導体に力を入れるロームと車載や産業分野向けの Si パワー半導体に強い東芝デバイス＆ストレージが協力することで、パワー半導体分野での国際競争力向上を狙うような動きも出てきている。

EV の勢いが SiC のプロセス開発を加速させたように、データセンターの消費電力増大の課題解決や人型ロボットを軽量化するために、次世代パワー半導体の要素開発が加速する。

付録　化合物半導体プロセスの研究開発

Si と比較しパワー半導体としての優れた物性を有する化合物半導体は、1950 年代からⅢ-Ⅴ族半導体（GaAs など）の研究開発が取り組まれている。現在の化合物半導体市場は、発光ダイオードや高周波デバイス、オプトエレクトロニクスデバイスが占め、パワーデバイスの市場規模は大きくない。パワーデバイスに限定した、2009 年から 2018 年の出願人国籍別ファミリー*件数推移を見ると、日本国籍が 41.0%と最も多く、次いで中国籍が 23.6%、米国籍が 14.3%である。ファミリー特許出願件数の合計の年推移は、中国籍が 2009 年以降増加傾向にあり、2017 年に日本国籍のファミリー件数を抜き、年間のファミリー件数で最も多くなっている（図 22）。技術区分別ファミリー件数推移では、デバイスの観点では、IGBT の件数が多く、増加傾向にあることから、Si デバイスが主流であることが分かる。次世代材料の観点では、GaN および SiC の件数が多く、増加傾向にある。Ga_2O_3 はまだ少ないが、確実に増加している。

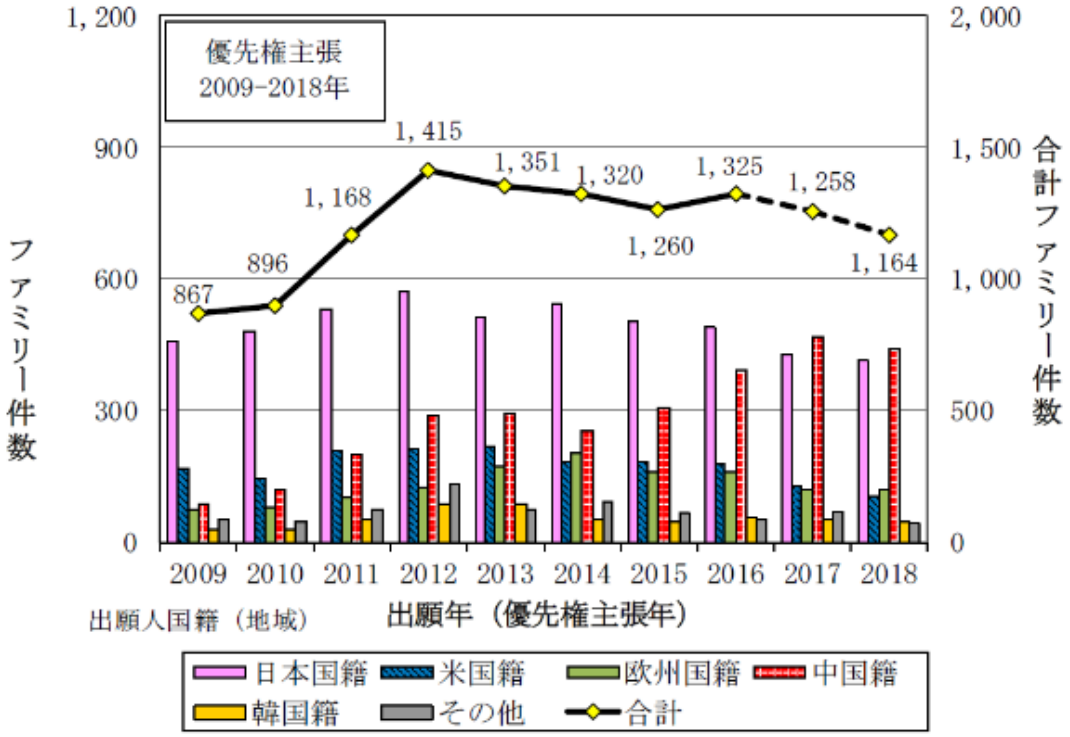


図 22　出願人国籍（地域）別ファミリー件

出典：特許庁　令和 2 年度ニーズ即応型技術動向調査（参考資料 25）

* 特許ファミリー：ある特許出願を複数の国へ特許出願した場合の特許出願のまとまり

課題の観点では、高耐圧化の件数が多く、次いで、抵抗の低減、信頼性、長寿命化および低コスト、歩留まり向上が多い（図 23）。

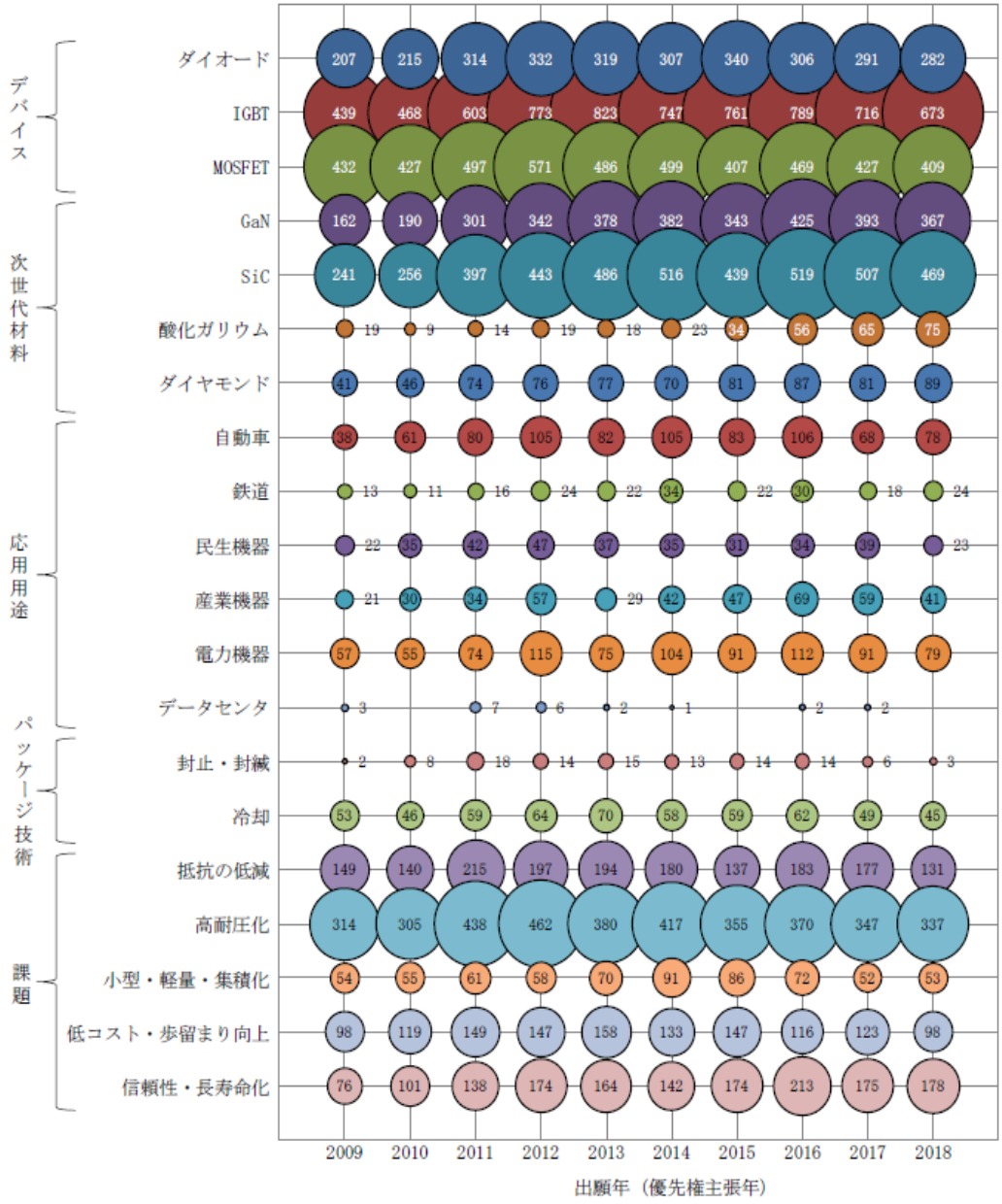


図 23　技術区分別ファミリー件数推移

出典：特許庁　令和 2 年度ニーズ即応型技術動向調査（参考資料 25）

参考資料

1. 経済産業省 2050 年カーボンニュートラルに伴うグリーン成長戦略
https://www.meti.go.jp/policy/energy_environment/global_warming/ggs/pdf/green_gaiyou.pdf
2. 科学技術振興機構（JST） 情報化社会の進展がエネルギー消費に与える影響(4)
https://www.jst.go.jp/lcs/pdf/fy2021-pp-01.pdf
3. 日本電機工業会 トップランナーモータ https://www.msja.co.jp/data/toprunnermotor.pdf
4. NTT FACILITIES JOURNAL 電力ロス削減の取り組み https://www.ntt-f.co.jp/ntt-fjd/feature/0007/
5. O.Deblecker,Z.De Gruéve,C.Verséle Comparative Study of Optimally Designed DC-DC Converters with SiC and Si Power Devices https://www.intechopen.com/chapters/48691
6. FLOSFIA プレスリリース FLOSFIA、酸化ガリウムの P 層課題に決着！
https://prtimes.jp/main/html/rd/p/000000004.000083508.html
7. 京都大学 リサーチニュース 逆転の発想で SiC パワー半導体の高品質化に成功 https://www.kyoto-u.ac.jp/sites/default/files/embed/jaresearchresearch_results2020documents200821_101.pdf
8. 豊田通商 プレスルーム “欠陥ゼロ”の 6 インチ SiC 基板を実現する革新的プロセス技術を開発
https://www.toyota-tsusho.com/press/detail/210301_004770.html
9. 住友重機械工業 お知らせ 水素イオン注入が SiC パワー半導体の課題を解決-信頼性の高い半導体の実現により社会全体の省エネルギー化に期待-https://www.shi.co.jp/info/2022/6kgpsq000000lps0.html
10. UJ-Crystal SiC ウエハーができるまで https://ujcrystal.co.jp/the-world/
11. 東京エレクトロン TELESCOPE 革命前夜を迎えたパワー半導体、主役は日本の特産品 GaN
https://www.tel.co.jp/museum/magazine/interview/202302_01/02.html
12. 大阪大学、パナソニック、豊田合成 先端技術大賞特別賞論文 Na フラックス法と OVPE 法を組み合わせた高品質・大型 GaN 結晶成長技術 https://www.sankei-award.jp/sentan/jusyou/2022/09.pdf
13. OKI プレスリリース 信越化学の QST 基板上で GaN の剥離／接合技術を開発 社会実装可能な縦型 GaN パワーデバイスの実現と普及に貢献 https://www.oki.com/jp/press/2023/09/z23040.html
14. 日経 XTECH 三菱ケミカル G、４インチ GaN 基板を 24 年に量産へ
https://xtech.nikkei.com/atcl/nxt/news/18/15896/
15. 表面科学 酸化ガリウム（Ga_2O_3）結晶成長およびデバイス応用
https://www.jstage.jst.go.jp/article/jsssj/35/2/35_102/_pdf/-char/ja
16. ノベルクリスタルテクノロジー 報道発表 世界初、垂直ブリッジマン法による 6 インチ β 型酸化ガリウム単結晶の作製に成功 https://www.novelcrystal.co.jp/2023/4539/
17. ノベルクリスタルテクノロジー 報道発表 酸化ガリウムトランジスタの世界最高性能を更新
https://www.novelcrystal.co.jp/2025/5997/
18. FLOSFIA ミストドライ®法とは 技術紹介 https://flosfia.com/technology/
19. FLOSFIA ニュース FLOSFIA と三洋化成が共同開発！電動化の新時代へ～マイクロ温度ヒューズによる「Fail Operation」技術でパワーユニットの開発・製品化を加速～https://flosfia.com/20231207/
20. 住友ベークライト トピックス 次世代 SiC パワーモジュール向け高 Tg エポキシ封止材料を開発
https://www.sumibe.co.jp/topics/2024/it-materials/0522_01/index.html
21. Artience 焼結型銀ナノ接合材 https://www.artiencegroup.com/ja/products/rd/silvernano.html
22. 田中貴金属工業 プレスリリース 田中貴金属工業、パワー半導体向けシート状接合材料「AgSn TLP シート」を開発 https://tanaka-preciousmetals.com/jp/news_release/20250123/
23. ディスコ ニュース GaN ウェーハ生産に最適な KABRA プロセスを開発
https://www.disco.co.jp/jp/news/corp/kabra_gan.html
24. 特許庁 ニーズ即応型技術動向調査 令和 4 年度（電気・電子）化合物半導体
https://www.jpo.go.jp/resources/report/gidou-houkoku/tokkyo/document/index/2022_semiconductor.pdf
25. 特許庁 ニーズ即応型技術動向調査 令和 2 年度（電気・電子）パワー半導体
https://www.jpo.go.jp/resources/report/gidou-houkoku/tokkyo/document/index/needs_2020_powersemiconductor.pdf

＜本リポートのキーワード＞

化合物パワー半導体、電力変換、電力損失削減、製造プロセス、結晶成長プロセス、欠陥削減、加工材料、加工技術、封止材、ボンディング材、接合材、ワイドバンドギャップ、炭化ケイ素、SiC、窒化ガリウム、GaN、酸化ガリウム、 Ga_2O_3

（注）本リポートは、ARC の WEB サイト（https://arc.asahi-kasei.co.jp/）から検索できます。

このリポートの担当

上席研究員　成田　誠

このリポートの問い合わせ先

https://arc.asahi-kasei.co.jp/contact/

内容の無断転載を禁じます。